

531,110

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
22. April 2004 (22.04.2004)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2004/034583 A1

(51) Internationale Patentklassifikation⁷: **H03K 17/082**

(DE). KNORR, Rainer [DE/DE]; Hohlweg 10 c, 93055 Regensburg (DE). BOLZ, Stephan [DE/DE]; Lehenweg 14, 93102 Pfatter (DE). GAMULESCU, Tudor-Ion [DE/DE]; Königstr. 14, 58097 Hagen (DE).

(21) Internationales Aktenzeichen: PCT/DE2003/002957

(22) Internationales Anmeldedatum:
5. September 2003 (05.09.2003)

(74) Gemeinsamer Vertreter: SIEMENS AKTIENGESELLSCHAFT; Postfach 22 16 34, 80506 München (DE).

(25) Einreichungssprache: Deutsch

(81) Bestimmungsstaaten (national): JP, US.

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
102 47 109.6 9. Oktober 2002 (09.10.2002) DE

(84) Bestimmungsstaaten (regional): europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, 80333 München (DE).

Veröffentlicht:
— mit internationalem Recherchenbericht

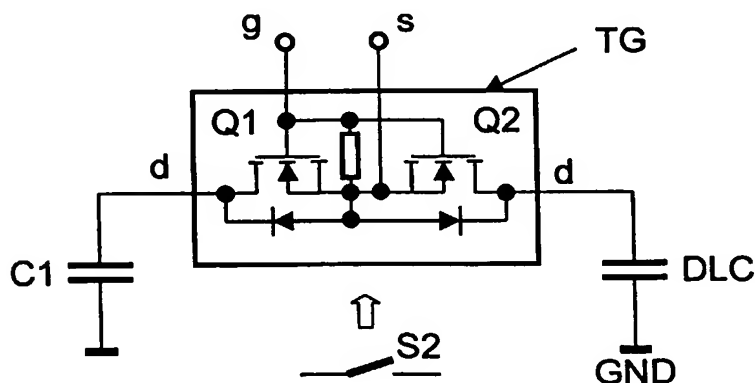
(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): LUGERT, Günter [DE/DE]; Gertrud-Bäumer-Weg 7, 93055 Regensburg

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(54) Title: METHOD AND DEVICE FOR SWITCHING A SEMI-CONDUCTOR CIRCUIT BREAKER

(54) Bezeichnung: VERFAHREN UND VORRICHTUNG ZUM SCHALTEN EINES HALBLEITER-LEISTUNGSSCHALTERS



(57) Abstract: The invention relates to a method for switching a semi-conductor circuit breaker by means of which the resistance of the breaker gap of the semi-conductor circuit breaker is controlled by a control voltage (Vst), such that the power loss (Pist) from the circuit breaker does not exceed a predetermined setpoint (Psoll). The invention also relates to a device for carrying out said method wherein a transfer gate, which is controlled by a charge pump, is used as a semi-conductor circuit breaker.

(57) Zusammenfassung: Verfahren zum Schalten eines Halbleiter-Leistungsschalters, mittels welchem der Widerstand der Schaltstrecke des Halbleiter-Leistungsschalters

ters mit einer Steuerspannung (Vst) so gesteuert wird, dass die Verlustleistung (Pist) des Leistungsschalters einen vorgegebenen Sollwert (Psoll) nicht übersteigt. Eine Vorrichtung zur Durchführung dieses Verfahrens verwendet als Halbleiter-Leistungsschalter ein Transferegate, welches von einer Ladungspumpe angesteuert wird.

WO 2004/034583 A1

Beschreibung

Verfahren und Vorrichtung zum Schalten eines Halbleiter-Leistungsschalters

Die Erfindung betrifft ein Verfahren zum Schalten eines Halbleiter-Leistungsschalters nach dem Oberbegriff von Anspruch 1, insbesondere eines zwischen zwei Energiespeichern angeordneten Halbleiter-Leistungsschalters in einem mit einem Integrierten Starter-Generator ausgerüsteten Kraftfahrzeug-Bordnetz. Sie betrifft auch eine Vorrichtung zur Durchführung dieses Verfahrens nach Anspruch 4.

Im einem Kraftfahrzeug-Bordnetz mit ISG sind Schaltvorgänge zwischen Energiespeichern - Akkumulatoren verschiedener Nennspannungen und Kondensatoren (Zwischenkreiskondensatoren, Doppelschichtkondensatoren) - über Umrichter oder Schaltregler mittels Leistungsschaltern erforderlich, die mittels der Befehle eines Steuergeräts durchgeführt werden.

Bedingung dabei ist, dass vor dem Öffnen eines Schalters der durch ihn fließende Schalterstrom auf 0A gebracht wird, und dass vor dem Schließen eines Schalters die zwischen seinen Schaltkontakten liegende Schalterspannung auf 0V gebracht wird.

Ein Schalterstrom 0A kann beispielsweise durch Abschalten von AC/DC-Umrichter oder DC/DC-Schaltregler erfolgen und stellt in der Praxis kein Problem dar.

Die Regelung auf 0V Schalterspannung, d.h., keine Potentialdifferenz zwischen den Polen des (geöffneten = nicht leitenden) Schalters, erfolgt in der Regel durch gezieltes Umladen

eines der Energiespeicher, beispielsweise eines Zwischenkreiskondensators, da dieser in der Regel der kleinere der Energiespeicher ist. Diese Regelung kann auch prinzipiell durch einen Umrichter oder einen zwischen diesem und dem Bordnetz befindlichen Schaltregler erfolgen.

Der Zwischenkreiskondensator hat beispielsweise eine Kapazität von mehreren $10.000\mu\text{F}$, der Doppelschichtkondensator beispielsweise eine Kapazität von 200F , die Akkumulatoren eine Kapazität von mehreren Ah. Die auszugleichende Schalterspannung kann bis zu 60V betragen.

Bedingt durch das ungünstige Verhältnis von Leistungsfähigkeit von Umrichter (z.B. 6kW) oder Schaltregler (z.B. 1kW) zu der für den Ladungsausgleich (bis 40 Joule) erforderlichen Energie sind dem Spannungsausgleich jedoch in der Praxis enge Grenzen gesetzt.

Werden nun beispielsweise aus Gründen der Zuverlässigkeit und des Platzbedarfs als Schalter Halbleiterschalter eingesetzt, so reicht die so erzielbare Genauigkeit des Spannungsausgleichs nicht aus.

Im normalen Betrieb auftretende Ströme und Leistungen erfordern die Verwendung von Bauelementen (Kondensatoren, Schaltern) mit sehr kleinen Widerständen. Entsprechend hoch fallen bei vorhandenen Spannungsdifferenzen die Ausgleichsströme über dem zu schließenden Schalter aus. Im Extremfall führt dies zur Zerstörung der Halbleiter.

Eine Begrenzung des durch den Schalter fließenden Ausgleichstromes auf einen ungefährlichen Wert setzt eine Strommessung voraus, die bei der Höhe der auftretenden Ströme einen kos-

tenintensiven Stromsensor erfordert. Außerdem kann der Ausgleichsvorgang nicht zeitoptimiert verlaufen, da bei großer Schalterspannung die Verlustleistung im Schalter hoch ist, was eine weitere mögliche Begrenzung darstellt.

Es ist Aufgabe der Erfindung, ein Verfahren und eine entsprechende Vorrichtung zur Betätigung eines Halbleiter-Leistungsschalters zu schaffen, die ohne kostenintensiven Stromsensor auskommt und bei welcher der Einschaltvorgang und der Einschaltzustand so geregelt werden, dass auch bei großer Spannungsdifferenz am Schalter die Verlustleistung in den Halbleitern auf einen ungefährlichen Wert begrenzt - und konstant gehalten - wird, damit eine Beschädigung der Halbleiter ausgeschlossen ist.

Diese Aufgabe wird erfindungsgemäß durch ein Verfahren gemäß den Merkmalen von Anspruch 1 und eine Vorrichtung gemäß den Merkmalen des Anspruchs 4 gelöst.

Vorteilhafte Weiterbildungen der Erfindung sind den Unteransprüchen zu entnehmen.

Die Erfindung umfasst die technische Lehre, den Widerstand der Schaltstrecke des Halbleiter-Leistungsschalters (S_1 , S_2) mittels einer Steuerspannung V_{st} so zu steuern, dass die Verlustleistung P_{st} des Leistungsschalters (S_1 , S_2) einen vorgegebenen Sollwert P_{soll} nicht überschreitet.

Die Verlustleistung P_{st} des Leistungsschalters wird aus der zwischen den Anschlüssen des Leistungsschalters liegenden Differenzspannung V_{diff} ermittelt, wie später noch genauer ausgeführt wird.

Diese Verlustleistung P_{ist} wird anschließend auf einen vorgegebenen Sollwert P_{soll} geregelt, wobei die Regelgröße als Steuersignal zur Erzeugung der Steuerspannung dient.

Erfindungsgemäß ist vorgesehen, den Schalter als Transfer-Gate auszubilden und mittels einer Ladungspumpe so anzusteuern, dass die Verlustleistung am Schalter geregelt und auf einen vorgegebenen Sollwert begrenzt werden kann.

Vorteilhafte Weiterbildungen der Erfindung sind den Unteransprüchen zu entnehmen.

Ein Ausführungsbeispiel nach der Erfindung wird nachstehend anhand einer schematischen Zeichnung näher erläutert. In der Zeichnung zeigen:

- Figur 1 ein Prinzipschaltbild eines 14V/42V-Kraftfahrzeug-Bordnetzes,
- Figur 2 ein Prinzipschaltbild eines als Transfer-Gate ausgebildeten Halbleiter-Leistungsschalters,
- Figur 3 die Schaltung eines mittels einer Ladungspumpe ansteuerbaren Transfer-Gates,
- Figur 4 einen Differenzverstärker mit Gleichrichter zur Bestimmung der Schalterspannung,
- Figur 5 einen Analogrechner zur Bestimmung der Verlustleistung am Schalter mit einem nachgeschalteten Zweipunktregler, und
- Figur 6 ein Ablaufdiagramm zur Bestimmung der Schalter-Verlustleistung.
- Figur 7 den Verlauf der zeitvariablen Führungsgröße $V_{\text{soll}}(t)$, und
- Figur 8 eine alternative Ausführung für den Leistungsrechner LR nach Figur 5.

Das erfindungsgemäße Verfahren wird anhand der Ausführungen bezüglich der Vorrichtung näher erläutert.

Figur 1 zeigt ein Prinzipschaltbild eines 14V/42V-Kraftfahrzeug-Bordnetzes mit einem mit einer nicht dargestellten Brennkraftmaschine gekoppelten integrierten Starter-Generator ISG, anhand dessen die Erfindung erläutert wird.

Dieser ISG ist über einen bidirektionalen AC/DC-Wandler AC/DC

- a) direkt mit einem Zwischenkreiskondensator C1,
- b) über einen Leistungsschalter S2 mit einem Doppelschichtkondensator DLC,
- c) über einen Leistungsschalter S1 mit einem 36V-Akkumulator B36 und einem 42V-Bordnetz, und
- d) über einen bidirektionalen DC/DC-Wandler DC/DC mit einem 12V-Akkumulator B12 und einem 14V-Bordnetz N14 verbunden.

Erfindungsgemäß soll jeder Leistungsschalter (S1 und S2) als Transfer-Gate ausgebildet sein und mittels der Befehle eines nicht dargestellten Steuergeräts von einer Ladungspumpe angesteuert werden.

Figur 2 zeigt ein Prinzipschaltbild für einen als Transfer-Gate TG ausgeführten Schalter, beispielsweise für den Schalter S2, der zwischen dem Zwischenkreiskondensator C1 und dem Doppelschichtkondensator DLC angeordnet ist. Falls weitere als Transfer-Gate ausgebildete Schalter erforderlich sind, so sind sie identisch ausgebildet.

Das Transfer-Gate TG besteht aus zwei in Reihe geschalteten MOSFET-Transistoren Q1 und Q2, deren Sourceanschlüsse s und Gateanschlüsse g jeweils miteinander verbunden sind. Die

Drainanschlüsse d dienen als Eingang E oder Ausgang A des Schalters.

Da im Bordnetz die Spannungsdifferenzen V_{diff} und Stromrichtungen am Schalter beliebiges Vorzeichen bzw. beliebige Richtung haben können, ist die Verwendung von zwei in Reihe geschalteten Halbleitern bzw. Halbleitergruppen erforderlich, von denen jeweils wenigstens einer sperrt. Eine derartige Anordnung ist als Transfer-Gate bekannt, welche die eigentliche Schaltfunktion ausübt.

Die Ansteuerung eines solchen als Transfer-Gate ausgebildeten Schalters erfolgt durch Anlegen einer Steuerspannung zwischen Source- und Gateanschluß. Zum Abbau dieser Steuerspannung ist ein nicht näher bezeichneter Widerstand zwischen Gate- und Sourceanschluß vorgesehen.

In **Figur 3** ist die Schaltung des mittels einer Ladungspumpe ansteuerbaren, als Transfer-Gate ausgebildeten Schalters S2, der zwischen Zwischenkreiskondensator C1 und Doppelschichtkondensator DLC angeordnet ist, noch einmal dargestellt. Zusätzlich kann, mittels eines Signals Dis über einen weiteren, im Transfer-Gate angeordneten Transistor Q3 (und einen externen Transistor Q4) die Steuerspannung kurzgeschlossen werden, um das Transfer-Gate rasch zu öffnen (nichtleitend zu steuern).

Die an sich bekannte Ladungspumpe LP (Kondensatoren C2 bis C5 und Dioden D3 bis D5) baut eine Steuerspannung zwischen Source- und Gateanschluß des Transfer-Gate (Schalter 2) auf. Sie wird von einem Gatteroszillator (logische Schaltelemente U1 bis U4) mit Enablefunktion versorgt. So kann der Oszillator und mit ihm die Ladungspumpe LP durch ein logisches Steuer-

signal En (enable) ein- und ausgeschaltet werden. Die Erzeugung dieses Steuersignals En wird weiter unten erklärt.

Durch Einschalten der Ladungspumpe LP mittels eines Signals En (Enable) wird zwischen Source- und Gateanschluß eine positive Steuerspannung aufgebaut, wodurch Schalter S2 (Transfer-Gate) entsprechend leitend wird. Nach dem Abschalten wird diese Spannung wieder abgebaut, wodurch Schalter S2 wieder nichtleitend wird. Das Ein- und Ausschalten erfolgt zeitlich kontrolliert, d.h., dass durch gezieltes Ein- und Ausschalten der Ladungspumpe das Transfer-Gate in einem analogen Leitungszustand gehalten werden kann.

Die Spannung (Potentialdifferenz) V_{diff} zwischen den Anschlüssen A und E des Schalters S2 (Transfer-Gate) wird durch einen nachfolgenden, in **Figur 4** dargestellten Spannungsgeber GV ermittelt und in einen auf Bezugspotential GND bezogenen Absolutwert $V_{diffabs}$ der Schalterspannung umgewandelt. Die Spannung V_{diff} wird in einem Differenzverstärker A1 und R11 bis R14 erfasst und in eine auf eine vorgegebene Referenzspannung V_{ref} bezogene Gleichspannung umgewandelt. Beträgt die Potentialdifferenz 0V, so ist am Ausgang des Differenzverstärkers A1 eine Spannung V_{ref} abgreifbar.

Ein dem Differenzverstärker A1 nachgeschalteter Gleichrichter K1 wertet das auf Referenzspannung V_{ref} bezogene Ausgangssignal des Differenzverstärkers A1 aus. Er steuert zwei miteinander gekoppelte Schalter S3 und S4 (beispielsweise zwei CMOS-Umschalter) so, dass ein nachfolgender, zweiter Differenzverstärker A2, beschaltet mit Widerständen R15 bis R18, stets eine positive Eingangsspannung erhält.

Auf diese Weise erhält man am Ausgang des Differenzverstärkers A2 den Absolutwert $V_{diffabs}$ der auf Bezugspotential GND bezogenen Schalterspannung V_{diff} .

Zur Bestimmung der Schalterverlustleistung P_{ist} muss dieser Absolutwert $V_{diffabs}$ der Schalterspannung weiter aufbereitet werden.

Um eine kostspielige Messung des Schalterstromes I_s zu vermeiden, kann man diesen auch aus dem Differential der Schalterspannung $V_{diffabs}$ ermitteln, da dieser Strom ja zur Umladung des Zwischenkreiskondensators $C1$ dient:

$$I_s = C1 \cdot d(V_{diffabs})/dt, \quad C1 \text{ ist dabei konstant} \quad (1)$$

Zur Ermittlung der Leistung P_{ist} am Schalter ist die Bestimmung des Produkts aus Schalterspannung V_s und Schalterstrom I_s erforderlich:

$$P_{ist} = V_s \cdot I_s = V_{diffabs} \cdot C1 \cdot d(V_{diffabs})/dt \quad (2)$$

Gemäß **Figur 5** wird zur Berechnung der Schalterleistung P_{ist} ein Leistungsrechner LR herangezogen. Dieser besteht aus einem mit einem Kondensator $C21$ und einem Widerstand $R21$ beschalteten Analogrechner A3 und einem Multiplizierer M. Der Analogrechner A3 berechnet gemäß Formel 2 aus der Eingangsgröße $V_{diffabs}$ das zeitliche Differential $d(V_{diffabs})/dt$, welches im Multiplizierer M mit der Eingangsgröße $V_{diffabs}$ multipliziert wird.

Der Wert des Zwischenkreiskondensators $C1$ ist dabei als Verstärkungsfaktor berücksichtigt. Er kann aber auch durch Vari-

ation des Sollwerts P_{soll} eines nachstehend beschriebenen Zweipunktreglers K2 berücksichtigt werden. Das Ausgangssignal des Multiplizierers M ist proportional zur Schalterleistung P_{ist} .

In einem nachfolgenden Zweipunktregler K2 wird das Ausgangssignal P_{ist} des Multiplizierers M auf einen als Führungsgröße dienenden Sollwert P_{soll} geregelt, welcher als ein dem Sollwert P_{soll} entsprechender Spannungswert am nichtinvertierenden Eingang des Zweipunktreglers K2 angelegt wird. Der nichtinvertierende Eingang des Zweipunktreglers K2 ist über einen Widerstand R22 direkt mit Bezugspotential GND verbunden. Über einen Schalter S3 wird dem nichtinvertierenden Eingang des Zweipunktreglers K2 der Sollwert P_{soll} zugeführt. Am Ausgang des Zweipunktreglers K2 ist das Signal E_n abgreifbar, welches dem Gatteroszillator U1 bis U4 nach Figur 3 als Steuersignal zugeführt wird:

$P_{ist} < P_{soll}$: $E_n = \text{High}$ → der Gatteroszillator U1 schwingt an, die Ladungspumpe erzeugt eine steigende Gatespannung, wodurch das Transfer-Gate stärker leitet. Die Schalterspannung (zwischen A und E) sinkt und damit auch die gemessene Spannung $V_{diffabs}$. Als Folge davon wird der Wert von P_{ist} solange steigen, bis er den Sollwert P_{soll} überschreitet.

$P_{ist} > P_{soll}$: $E_n = \text{Low}$ → der Gatteroszillator U1 stoppt. Die Ladungspumpe liefert keine Gatespannung mehr, diese sinkt langsam. Bei Unterschreiten von P_{soll} durch P_{ist} schaltet Regler K2 wieder auf High und der Zyklus beginnt erneut.

Der Sollwert P_{soll} kann durch Öffnen des Schalters S3 abgeschaltet werden, wobei der Widerstand R22 dann für Nullpotential sorgt und S2 sicher in den Sperrzustand geht.

Die Berechnung der Schalterleistung P_{ist} kann auch mittels eines in einem Mikrocontroller μC abgelegten Softwareprogramm erfolgen, dessen Ablaufdiagramm in **Figur 6** dargestellt ist. Dadurch entfallen Analogrechner A3 und Multiplizierer M.

Das Ausgangssignal V_{diffabs} des Differenzverstärkers A2 (Figur 4) wird in einem A/D-Konverter A/D laufend digitalisiert und in einem Zwischenspeicher ZS gespeichert und anschließend per Software differenziert (d/dt).

In einem weiteren Schritt wird das Differential mit dem Ausgangssignal des A/D-Konverters A/D und mit einer Konstante C_1 multipliziert (\times) und wieder in einen Analogwert zurückgewandelt (D/A). Dieser Analogwert ist proportional zur Schalterleistung P_{ist} und wird dem invertierenden Eingang des Reglers K2 (in Figur 5) zugeführt.

Differentiation und Multiplikation sind sowohl hardware- als auch software-mäßig aufwendige Verfahren. Beide Verfahren können vermieden werden.

Da die relevanten Systemgrößen (Kapazität, Differenzspannung V_{diffabs} und Schalterleistung P_{soll}) bekannt bzw. messbar sind, kann der Regelkreis zur Führung des Umladevorgangs auch vereinfacht werden.

Aus diesen Größen kann - rechnerisch oder empirisch - eine einer konstanten Schalterleistung P_{soll} zugeordnete, zeitvariable Sollspannung $V_{\text{soll}}(t)$ ermittelt und gespeichert werden, die als Führungsgröße für einen Umladevorgang, beginnend mit der Differenzspannung V_{diffabs} am Beginn eines Umladevorgangs, bis zu dem Zeitpunkt, an dem der Umladevorgang beendet ist und $V_{\text{diffabs}} = 0\text{V}$ wird.

Für diese Kurve ergibt sich, wie in Figur 7 dargestellt, ein parabelförmiger Verlauf über der Zeit. Die Führung der Regelschleife erfolgt nun durch diese zeitvariable Spannung $V_{soll}(t)$, deren Startwert dem aktuellen Wert der Differenzspannung $V_{diffabs}$ am Beginn (t_0) des Umladevorgangs entspricht.

Die Erzeugung dieser zeitvariablen Sollspannung $V_{soll}(t)$ als Führungsgröße kann, wie in **Figur 8** dargestellt, mittels eines Mikrocontrollers μC erfolgen, in welchem der zeitliche Verlauf der Sollspannung $V_{soll}(t)$ in einer Tabelle T gespeichert ist. Damit werden die hard- oder softwaremäßigen Differenzierer und Multiplizierer nach den Figuren 5 und 6 entbehrlich.

Der Absolutwert der Differenzspannung $V_{diffabs}$ (Ausgangsspannung des zweiten Differenzverstärkers A2 von Figur 4) wird in diesem Ausführungsbeispiel direkt dem invertierenden Eingang des Zweipunktreglers K2 und dem Eingang des Mikrocontrollers μC zugeführt. Diese Differenzspannung $V_{diffabs}$ wird im Mikrocontroller μC zunächst A/D-gewandelt.

Mit dem nicht dargestellten Befehl zum Ladungsausgleich der beiden durch den Schalter - hier S2 - verbundenen Energiespeicher - hier C1 und DLC - wird (Figur 7), beginnend zum Zeitpunkt t_0 mit dem Startwert $V_{soll}(t_0)$, der der Differenzspannung $V_{diffabs}$ in diesem Zeitpunkt t_0 entspricht und der aus der Tabelle T entnommen wird, die zeitvariable Sollspannung $V_{soll}(t)$ nach D/A-Wandlung dem nichtinvertierenden Eingang des Zweipunktreglers K2 über den Schalter S3 zugeführt und entsprechend der in Figur 7 dargestellten Kurve nachgeführt, bis sie im Zeitpunkt t_1 zu Null wird.

Damit wird der Ladungsausgleich zwischen den beiden Energiespeichern mit vorgegebener, konstanter Schalter-Verlustleistung durchgeführt, welcher im Zeitpunkt t_1 beendet ist.

Patentansprüche

1. Verfahren zum Schalten eines Halbleiter-Leistungsschalters (S1, S2),

dadurch gekennzeichnet,

dass der Widerstand der Schaltstrecke des Halbleiter-Leistungsschalters (S1, S2) mittels einer Steuerspannung V_{st} so gesteuert wird, dass die Verlustleistung P_{ist} des Leistungsschalters (S1, S2) einen vorgegebenen Sollwert P_{soll} nicht übersteigt.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet,
dass zur Ermittlung der Verlustleistung P_{ist} des Leistungsschalters (S1, S2) aus der zwischen dessen Anschlüssen (S1, S2) liegenden Differenzspannung V_{diff} der auf Bezugspotential GND bezogene Absolutwert $V_{diffabs}$ dieser Differenzspannung V_{diff} gebildet wird,
dass das zeitliche Differential $d(V_{diffabs})/dt$ dieser Differenzspannung V_{diff} gebildet wird,
dass gemäß der Formel

$$P_{ist} = V_S \cdot I_S = V_{diffabs} \cdot d(V_{diffabs})/dt \cdot C1,$$

mit V_S = Schalterspannung $V_{diffabs}$,

$$I_S = d(V_{diffabs})/dt \cdot C1,$$

$$C1 = \text{const},$$

das zeitliche Differential $d(V_{diffabs})/dt$ mit dem Absolutwert $V_{diffabs}$ und einem Konstantwert $C1$ multipliziert wird, wobei das Produkt der Verlustleistung P_{ist} des Leistungsschalters (S1, S2) entspricht, und
dass die Verlustleistung P_{ist} auf einen vorgegebenen Sollwert P_{soll} geregelt wird, wobei

die Regelgröße als Steuersignal E_n zur Erzeugung der Steuerspannung V_{st} dient.

3. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass aus der zwischen den Anschlüssen des Leistungsschalters (S_1 , S_2) liegenden Differenzspannung V_{diff} der auf Bezugspotential bezogene Absolutwert $V_{diffabs}$ dieser Differenzspannung V_{diff} gebildet wird, dass aus bekannten oder messbaren Systemgrößen wie Kapazität C_1 , Differenzspannung $V_{diffabs}$ und Schalterleistung P_{soll} , eine einer konstanten Schalterleistung P_{soll} zugeordnete, zeitvariable Sollspannung $V_{soll}(t)$ für den Umladevorgang ermittelt und gespeichert wird, und dass diese Sollspannung $V_{soll}(t)$ als Führungsgröße für die Regelung der Differenzspannung $V_{diffabs}$ während eines Umladevorgangs, beginnend mit der Differenzspannung $V_{diffabs}$ am Beginn t_0 eines Umladevorgangs, bis zu dem Zeitpunkt t_1 , an dem der Umladevorgang beendet ist und $V_{diffabs} = 0V$ wird, herangezogen wird, wobei die Regelgröße als Steuersignal (E_n) zur Erzeugung der Steuerspannung V_{st} dient.

4. Vorrichtung zur Durchführung des Verfahrens nach einem der Ansprüche 1 bis 3 zur Betätigung eines Leistungsschalters (S_1 , S_2), insbesondere eines zwischen zwei Energiespeichern (C_1 , DLC , $B36$) angeordneten Halbleiter-Leistungsschalters (S_1 , S_2) in einem mit einem Integrierten Starter-Generator (ISG) ausgerüsteten Kraftfahrzeug-Bordnetz,

d a d u r c h g e k e n n z e i c h n e t ,

dass der Leistungsschalter (S1, S2) als Transfer-Gate (TG) mit zwei in Reihe geschalteten Halbleitern (Q1, Q2) ausgebildet ist, von denen im Sperrzustand des Leistungsschalters (S1, S2) jeweils wenigstens einer sperrt, und dass zur Erzeugung der Steuerspannung V_{st} eine Ladungspumpe (LP) vorgesehen ist, mittels welcher die Halbleiter (Q1, Q2) des Leistungsschalters (S1, S2) im Leitzustand jeweils nur soweit aufgesteuert werden, dass die Verlustleistung P_{ist} des Leistungsschalters (S1, S2) einen vorgegebenen Sollwert P_{soll} nicht überschreitet.

5. Vorrichtung nach Anspruch 4, dadurch gekennzeichnet, dass im Transfer-Gate (TG) ein Transistor (Q3) vorgesehen ist, dessen Kollektor-Emitterstrecke zwischen den miteinander verbundenen Gateanschlüssen (g) und den miteinander verbundenen Sourceanschlüssen (s) der zwei in Reihe geschalteten Halbleiter (Q1, Q2) angeordnet ist, welcher mittels eines externen Signals (Dis) in den Leitzustand versetzbar ist, um das Transfer-Gate (TG) rasch nichtleitend zu steuern.

6. Vorrichtung nach Anspruch 4, dadurch gekennzeichnet, dass zur Ermittlung der Verlustleistung P_{ist} des Leistungsschalters (S1, S2)

- ein Spannungsgeber (GV) vorgesehen ist, welcher aus der zwischen den Anschlüssen (A, E) des Leistungsschalters (S1, S2) liegenden Differenzspannung V_{diff} den auf Bezugspotential GND bezogenen Absolutwert $V_{diffabs}$ dieser Differenzspannung V_{diff} bildet,
- ein Differenzierer ($A3, d/dt$) vorgesehen ist, in welchem das zeitliche Differential $d(V_{diffabs})/dt$ gebildet wird, und

- ein Multiplizierer (M) vorgesehen ist, welcher das zeitliche Differential $d(V_{diffabs})/dt$ mit dem Absolutwert $V_{diffabs}$ und einem Konstantwert $C1$ multipliziert, und dessen Ausgangssignal der Verlustleistung P_{ist} des Leistungsschalters ($S1$, $S2$) entspricht.

7. Vorrichtung nach Anspruch 4, dadurch gekennzeichnet, dass ein Mikrocontroller (μC) vorgesehen ist, in welchem die Ermittlung der Verlustleistung P_{ist} digital durchgeführt wird, mit einem A/D-Wandler (A/D), welcher das Ausgangssignal

$V_{diffabs}$ des Differenzverstärkers (A2) laufend digitalisiert,

mit einem Zwischenspeicher (ZS), in welchem das digitalisierte Signal $V_{diffabs}$ gespeichert wird,

mit einem digitalen Differenzierer (d/dt), der das gespeicherte Signal $V_{diffabs}$ zu $d(V_{diffabs})/dt$ differenziert,

mit einem digitalen Multiplizierer (x), der das digitale Signal $V_{diffabs}$ mit dem Differential $d(V_{diffabs})/dt$ und mit einer Konstanten $C1$ zu einem der Verlustleistung P_{ist} des Leistungsschalters ($S1$, $S2$) entsprechenden Wert multipliziert, und

mit einem D/A-Wandler (D/A), welcher diesen digitalen Wert in einen Analogwert P_{ist} umwandelt.

8. Vorrichtung nach Anspruch 4 oder 6, dadurch gekennzeichnet, dass ein Regler ($K2$) vorgesehen ist, welcher die Verlustleistung P_{ist} auf einen vorgegebenen Sollwert P_{soll} regelt, und dessen Ausgangssignal, die Regelgröße, der Ladungspumpe (LP) als Steuersignal E_n zur Erzeugung der Steuerspannung V_{st} zugeführt wird.

9. Vorrichtung nach Anspruch 8, dadurch gekennzeichnet, dass der Regler (K2) ein Zweipunktregler ist.

10. Vorrichtung nach Anspruch 4, dadurch gekennzeichnet, dass ein Spannungsgeber (GV) vorgesehen ist, welcher aus der zwischen den Anschlüssen (A, E) des Leistungsschalters (S1, S2) liegenden Differenzspannung V_{diff} den auf Bezugspotential bezogenen Absolutwert $V_{diffabs}$ dieser Differenzspannung V_{diff} bildet, dass ein Mikrocontroller (μC) vorgesehen ist, welchem die Differenzspannung $V_{diffabs}$ zugeführt wird, in welchem die zeitvariable Sollspannung $V_{soll}(t)$ in einer Tabelle (T) gespeichert ist, und dass ein Regler (K2) vorgesehen ist, dessen invertierendem Eingang die Differenzspannung $V_{diffabs}$ und dessen nicht invertierendem Eingang die zeitvariable Sollspannung $V_{soll}(t)$ zugeführt wird, und dessen Ausgangssignal, die Regelgröße, der Ladungspumpe (LP) als Steuersignal E_n zur Erzeugung der Steuerspannung V_{st} zugeführt wird.

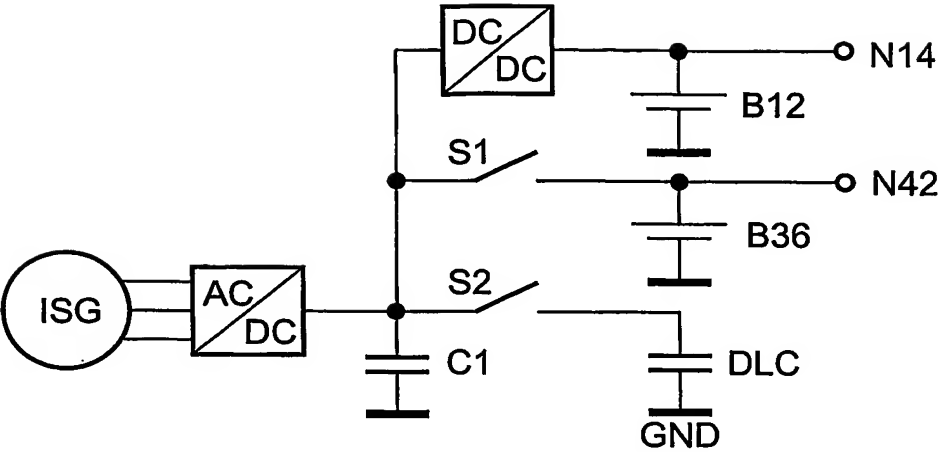


Fig 1

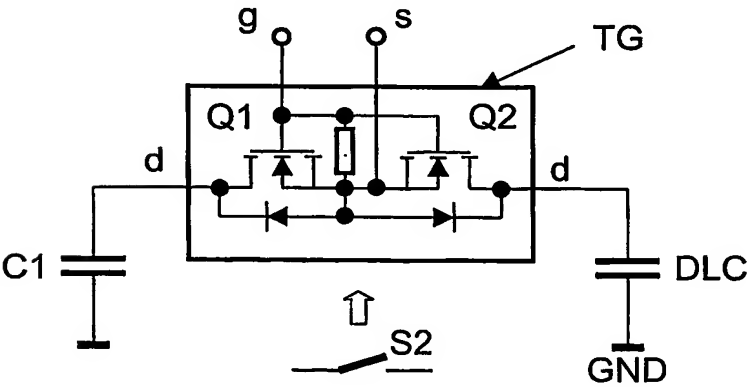


Fig 2

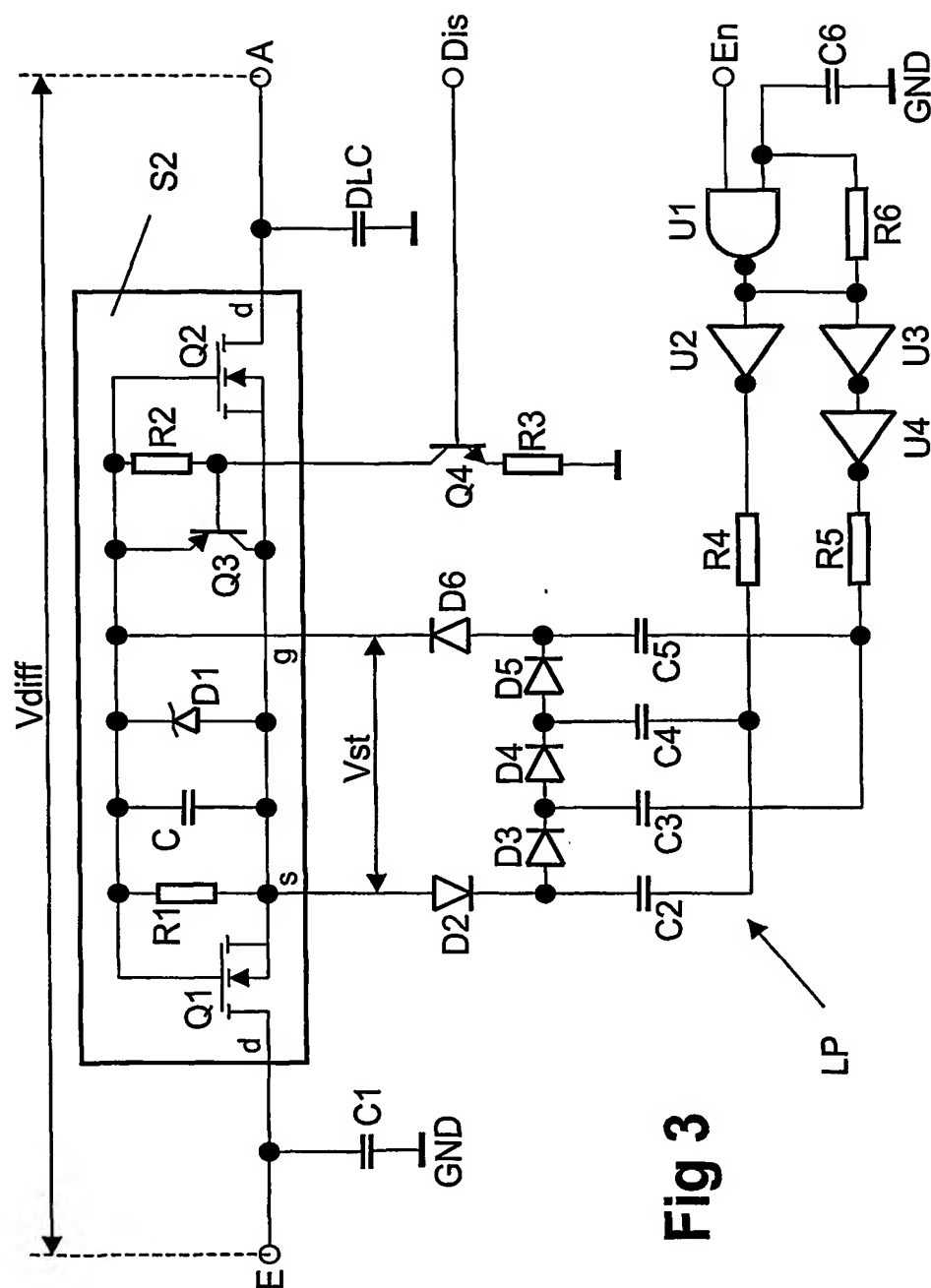


Fig 3

3/4

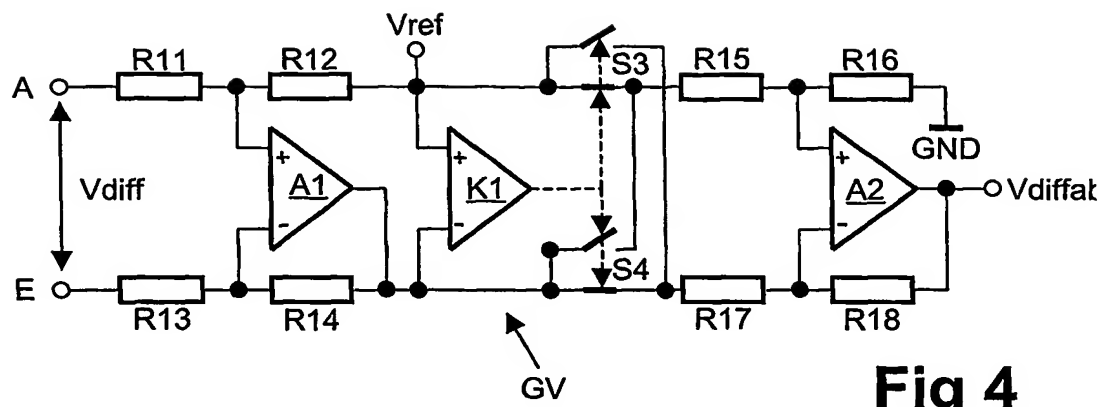


Fig 4

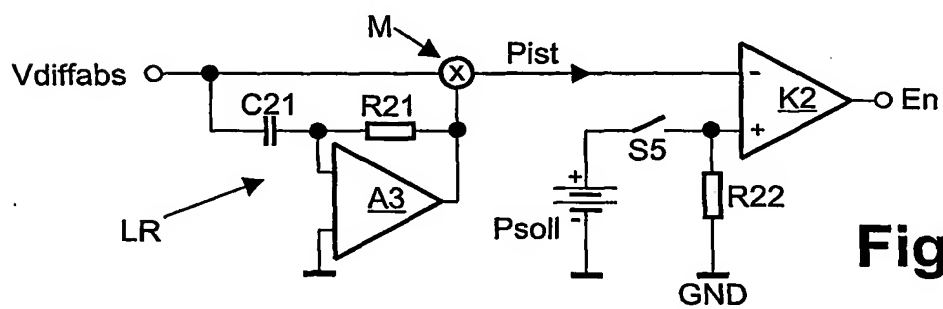


Fig 5

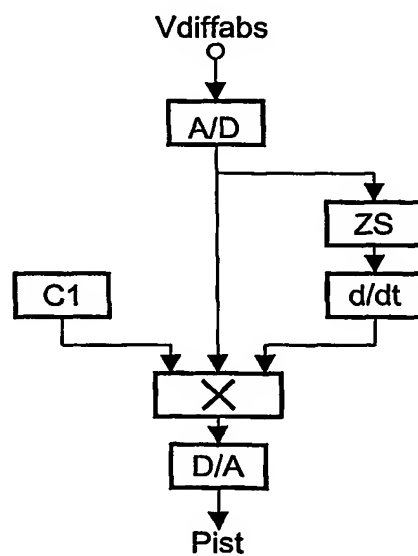
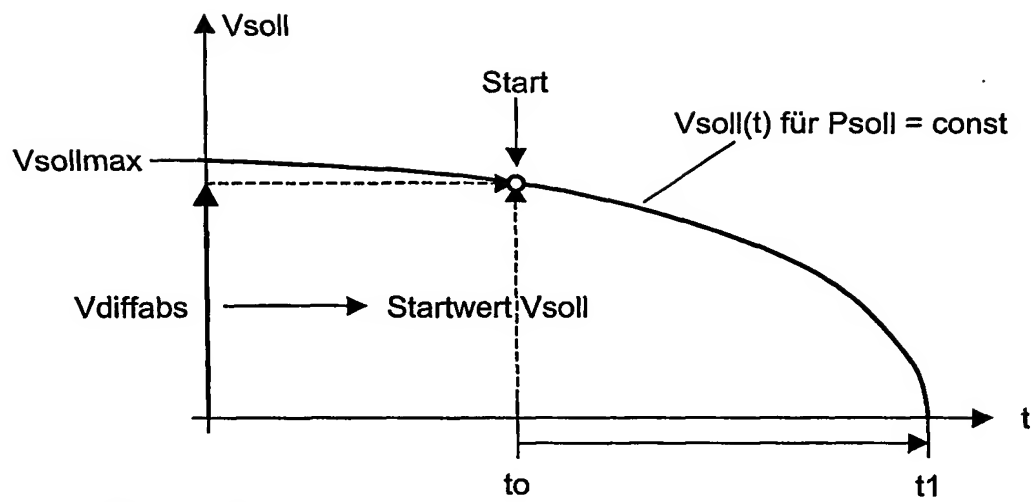
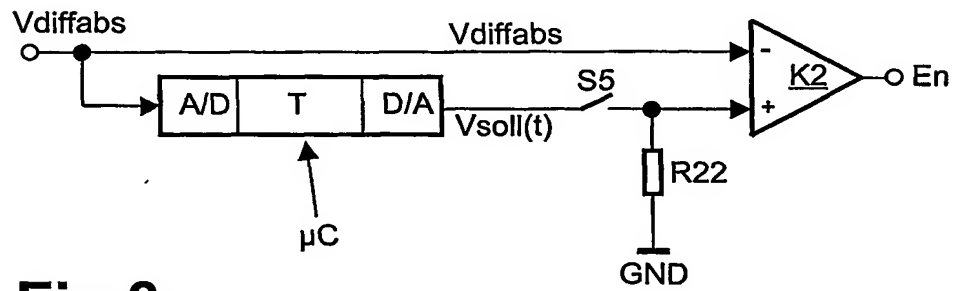


Fig 6

4/4

**Fig 7****Fig 8**

INTERNATIONAL SEARCH REPORT

International Application No
PCT/DE 03/02957

A. CLASSIFICATION OF SUBJECT MATTER
IPC 7 H03K17/082

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
IPC 7 H03K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 00 79681 A (LUTRON ELECTRONICS CO) 28 December 2000 (2000-12-28) figures 2,7,8	1,3,4,8, 9
X	US 6 341 073 B1 (LEE NAI-CHI) 22 January 2002 (2002-01-22) figure 3	1,3 7
X	US 5 465 190 A (PAVLIN ANTOINE ET AL) 7 November 1995 (1995-11-07) figures 4,6	1
X	WO 00 19572 A (MACKIE DESIGNS INC) 6 April 2000 (2000-04-06) figure 1	1
	--- -/--	

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents :

A document defining the general state of the art which is not considered to be of particular relevance

E earlier document but published on or after the international filing date

L document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

O document referring to an oral disclosure, use, exhibition or other means

P document published prior to the international filing date but later than the priority date claimed

T later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

X document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone.

Y document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

Z document member of the same patent family

Date of the actual completion of the international search

12 January 2004

Date of mailing of the international search report

19/01/2004

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

Santos, P

INTERNATIONAL SEARCH REPORT

International Application No.

PCT/DE 03/02957

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 6 052 268 A (THOMAS KEVIN PAUL) 18 April 2000 (2000-04-18) figure 1	1-10
A	US 6 400 581 B1 (LEE NAI-CHI) 4 June 2002 (2002-06-04) figure 1	1-10

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 03/02957

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
WO 0079681	A	28-12-2000	US 6347028 B1 AT 249695 T AU 5609400 A CA 2374381 A1 DE 60005186 D1 EP 1188240 A1 EP 1283596 A1 EP 1282231 A2 JP 2003503003 T WO 0079681 A1	12-02-2002 15-09-2003 09-01-2001 28-12-2000 16-10-2003 20-03-2002 12-02-2003 05-02-2003 21-01-2003 28-12-2000
US 6341073	B1	22-01-2002	CN 1416613 T WO 0241478 A2 EP 1338079 A2	07-05-2003 23-05-2002 27-08-2003
US 5465190	A	07-11-1995	FR 2693853 A1 DE 69315495 D1 DE 69315495 T2 EP 0579561 A1 JP 6296362 A	21-01-1994 15-01-1998 04-06-1998 19-01-1994 21-10-1994
WO 0019572	A	06-04-2000	WO 0019572 A1	06-04-2000
US 6052268	A	18-04-2000	AU 3449997 A WO 9802963 A1 GB 2315172 A ,B	09-02-1998 22-01-1998 21-01-1998
US 6400581	B1	04-06-2002	NONE	

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE 03/02957

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

IPK 7 H03K17/082

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 H03K

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	WO 00 79681 A (LUTRON ELECTRONICS CO) 28. Dezember 2000 (2000-12-28) Abbildungen 2,7,8	1,3,4,8, 9
X	US 6 341 073 B1 (LEE NAI-CHI) 22. Januar 2002 (2002-01-22) Abbildung 3	1,3
A		7
X	US 5 465 190 A (PAVLIN ANTOINE ET AL) 7. November 1995 (1995-11-07) Abbildungen 4,6	1
X	WO 00 19572 A (MACKIE DESIGNS INC) 6. April 2000 (2000-04-06) Abbildung 1	1
	-/--	



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

A Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

E älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

L Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

O Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

P Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

T Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

X Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

Y Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

Z Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

12. Januar 2004

Absendedatum des internationalen Recherchenberichts

19/01/2004

Name und Postanschrift der internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Santos, P

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE 03/02957

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	US 6 052 268 A (THOMAS KEVIN PAUL) 18. April 2000 (2000-04-18) Abbildung 1 ---	1-10
A	US 6 400 581 B1 (LEE NAI-CHI) 4. Juni 2002 (2002-06-04) Abbildung 1 -----	1-10

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationaler Patentzeichen

PCT/DE 03/02957

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
WO 0079681 A	28-12-2000	US 6347028 B1 AT 249695 T AU 5609400 A CA 2374381 A1 DE 60005186 D1 EP 1188240 A1 EP 1283596 A1 EP 1282231 A2 JP 2003503003 T WO 0079681 A1	12-02-2002 15-09-2003 09-01-2001 28-12-2000 16-10-2003 20-03-2002 12-02-2003 05-02-2003 21-01-2003 28-12-2000
US 6341073 B1	22-01-2002	CN 1416613 T WO 0241478 A2 EP 1338079 A2	07-05-2003 23-05-2002 27-08-2003
US 5465190 A	07-11-1995	FR 2693853 A1 DE 69315495 D1 DE 69315495 T2 EP 0579561 A1 JP 6296362 A	21-01-1994 15-01-1998 04-06-1998 19-01-1994 21-10-1994
WO 0019572 A	06-04-2000	WO 0019572 A1	06-04-2000
US 6052268 A	18-04-2000	AU 3449997 A WO 9802963 A1 GB 2315172 A , B	09-02-1998 22-01-1998 21-01-1998
US 6400581 B1	04-06-2002	KEINE	